

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-292026

(43)Date of publication of application : 05.11.1993

(51)Int.Cl.

H04B 10/02

H04L 29/00

H04L 27/06

(21)Application number : 04-086882

(71)Applicant : RICOH CO LTD

(22)Date of filing : 08.04.1992

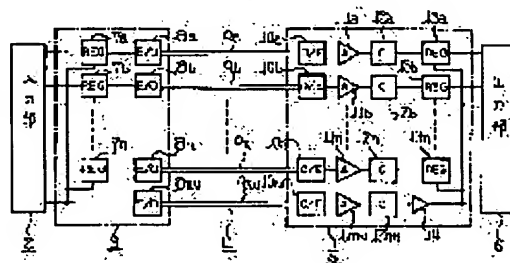
(72)Inventor : ASAI TAKAHIRO

(54) PARALLEL OPTICAL TRANSMISSION MODULE

(57)Abstract:

PURPOSE: To provide a parallel optical transmission module capable of transmitting the fast large capacity signal of an image signal, etc., inside and outside the digital image equipment.

CONSTITUTION: In the parallel optical transmission module which transmits N data signals and one clock signal simultaneously, registers 7a-7n latching the data signal with the clock signal before transmission are provided at a parallel optical transmission module part 3, and registers 13a-13n latching the data signal with a signal in which the clock signal after transmission is inverted are provided at a parallel optical reception module part 5. Such setting that data skew between each signal of the transmission module can be set less than 1/3 of the period of the clock signal to be transmitted is performed.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-292026

(43)公開日 平成5年(1993)11月5日

(51)Int.Cl.⁵

識別記号

庁内整理番号

FI

技術表示箇所

H 0 4 B 10/02

H 0 4 L 29/00

27/06

Z 9297-5K

8426-5K

8020-5K

H 0 4 B 9/ 00

H

H 0 4 L 13/ 00

S

審査請求 未請求 請求項の数4(全 7 頁)

(21)出願番号

特願平4-86882

(22)出願日

平成4年(1992)4月8日

(71)出願人 000006747

株式会社リコー

東京都大田区中馬込1丁目3番6号

(72)発明者 浅井 隆宏

東京都大田区中馬込1丁目3番6号 株式

会社リコー内

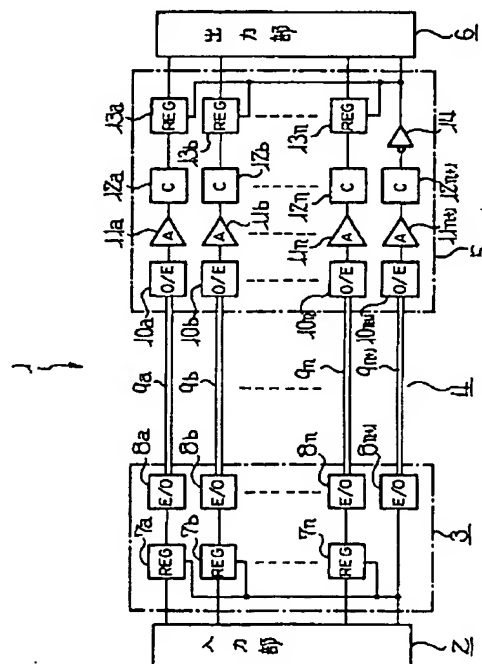
(74)代理人 弁理士 柏木 明 (外1名)

(54)【発明の名称】 光並列伝送モジュール

(57)【要約】

【目的】 デジタル画像機器の機内、機外での画像信号等の高速大容量信号を伝送可能な光並列伝送モジュールを提供する。

【構成】 N個のデータ信号と1個のクロック信号とを同時に伝送する光並列伝送モジュールにおいて、光並列送信モジュール部3に伝送前のクロック信号でデータ信号をラッチする伝送前保存用レジスタ7a~7nを設け、光並列受信モジュール部5に伝送後のクロック信号を反転した信号でデータ信号をラッチする伝送後保存用レジスタ13a~13nを設け、伝送モジュールの各信号間のデータスキューが伝送するクロック信号の周期の1/3以下となるように設定した。



BEST AVAILABLE COPY

【特許請求の範囲】

【請求項1】 入力部と、この入力部から送られたデータ信号を光信号に変換し送信する光並列送信モジュール部と、この光並列送信モジュール部からの前記光信号を光伝送する光伝送部と、この光伝送部から送られた光信号を受信し再度データ信号に変換する光並列受信モジュール部と、この光並列受信モジュール部からのデータ信号を出力する出力部とを備え、N個のデータ信号と1個のクロック信号とを同時に伝送する光並列伝送モジュールにおいて、前記光並列送信モジュール部内に伝送前のクロック信号でデータ信号をラッチする伝送前保存用レジスタを設け、前記光並列受信モジュール部内に伝送後のクロック信号を反転した信号でデータ信号をラッチする伝送後保存用レジスタを設け、伝送モジュールの各信号間のデータスキューが伝送するクロック信号の周期の1/3以下となるように設定したことを特徴とする光並列伝送モジュール。

【請求項2】 入力部と、この入力部から送られたデータ信号を光信号に変換し送信する複数の光並列送信モジュール部と、この光並列送信モジュール部からの前記光信号を光伝送する光伝送部と、この光伝送部から送られた光信号を受信し再度データ信号に変換する複数の光並列受信モジュール部と、この光並列受信モジュール部からのデータ信号を出力する出力部とを備え、N個のデータ信号をm倍の速度で伝送する光並列伝送モジュールにおいて、前記光並列送信モジュール部内にクロック信号を分周してm個のクロック信号を発生させN個単位のデータ信号をレジスタに順次ラッチさせm個のクロック信号とN×m個の光信号とを送信する送信手段を設け、前記光並列受信モジュール部内に前記送信手段より送られたm個のクロック信号とN×m個の光信号とを用いてN個のデータに対応したクロック信号でデータ信号をレジスタにラッチしm個のレジスタにラッチされたデータ信号を順次出力する受信手段を設けたことを特徴とする光並列伝送モジュール。

【請求項3】 送信手段は、m個のクロック信号を発生させるm進カウンタとデコーダとを有し、N個の各データ信号に対応するクロック信号でラッチさせて各クロック信号とデータ信号とを光並列信号として出力するようにしたことを特徴とする請求項2記載の光並列伝送モジュール。

【請求項4】 受信手段は、N個のデータ信号とクロック信号とを受信し、各データ信号に対応するクロック信号でレジスタにラッチしてm個のデータ信号の組みを順次出力する信号出力回路と、m個のクロック信号を合成し出力用のクロック信号を発生する信号発生回路とを有することを特徴とする請求項2記載の光並列伝送モジュール。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、大容量のデジタルデータを並列伝送する光並列伝送モジュールに関する。

【0002】

【従来の技術】従来、大容量のデジタルデータを光並列伝送するシステムとしては、例えば、特開平1-166629号公報に「プリント基板間伝送方式」なるタイトルで開示されており、これは、フィルム状の光導波路を用いて光並列光信号を伝送する基板間における伝送方式のものである。また、他の例として、特開昭63-199529号公報に「高速光バス」なるタイトルで開示されており、これは、各信号の遅れをクロックから検知し各信号の遅延時間を調整する回路を設けることにより、信号間の遅延差（スキュー）を補正し、超高速な伝送を可能としたものである。

【0003】

【発明が解決しようとする課題】従来の光並列伝送システムにおいては、不要電磁波の放射、耐ノイズ性、配線の収納空間等の問題を生じる。具体的には、光並列伝送装置内の各素子（発光素子、受光素子、駆動回路等）の特性バラツキにより信号間の伝送遅延時間にスキューが生じてしまう。このような光並列伝送路を高速なデータ伝送に用いると、スキューにより受信側でデータの誤りが発生してしまう。これをなくすために、各信号の遅延時間を測定して各々補正する構成も可能であるが、モジュールが大きくなり、高価なものとなってしまう。

【0004】前述した従来例のうち、前者の場合、特に信号間の遅延差（スキュー）などを考慮しないため低速で短距離にしか利用できない。また、後者の場合、超高速の信号伝送が可能になるが構成が複雑になり、装置の価格が高価になってしまう。

【0005】

【課題を解決するための手段】請求項1記載の発明では、入力部と、この入力部から送られたデータ信号を光信号に変換し送信する光並列送信モジュール部と、この光並列送信モジュール部からの前記光信号を光伝送する光伝送部と、この光伝送部から送られた光信号を受信し再度データ信号に変換する光並列受信モジュール部と、この光並列受信モジュール部からのデータ信号を出力する出力部とを備え、N個のデータ信号と1個のクロック信号とを同時に伝送する光並列伝送モジュールにおいて、前記光並列送信モジュール部内に伝送前のクロック信号でデータ信号をラッチする伝送前保存用レジスタを設け、前記光並列受信モジュール部内に伝送後のクロック信号を反転した信号でデータ信号をラッチする伝送後保存用レジスタを設け、伝送モジュールの各信号間のデータスキューが伝送するクロック信号の周期の1/3以下となるように設定した。

【0006】請求項2記載の発明では、入力部と、この入力部から送られたデータ信号を光信号に変換し送信する複数の光並列送信モジュール部と、この光並列送信

モジュール部からの前記光信号を光伝送する光伝送部と、この光伝送部から送られた光信号を受信し再度データ信号に変換する複数の光並列受信モジュール部と、この光並列受信モジュール部からのデータ信号を出力する出力部とを備え、N個のデータ信号をm倍の速度で伝送する光並列伝送モジュールにおいて、前記光並列送信モジュール部内にクロック信号を分周してm個のクロック信号を発生させN個単位のデータ信号をレジスタに順次ラッチさせm個のクロック信号とN×m個の光信号とを送信する送信手段を設け、前記光並列受信モジュール部内に前記送信手段より送られたm個のクロック信号とN×m個の光信号とを用いてN個のデータに対応したクロック信号でデータ信号をレジスタにラッチしm個のレジスタにラッチされたデータ信号を順次出力する受信手段を設けた。

【0007】請求項3記載の発明では、請求項2記載の発明において、送信手段は、m個のクロック信号を発生させるm進カウンタとデコーダとを有し、N個の各データ信号に対応するクロック信号でラッチさせて各クロック信号とデータ信号とを光並列信号として出力するようにした。

【0008】請求項4記載の発明では、請求項2記載の発明において、受信手段は、N個のデータ信号とクロック信号とを受信し、各データ信号に対応するクロック信号でレジスタにラッチしてm個のデータ信号の組みを順次出力する出力回路と、m個のクロック信号を合成し出力用のクロック信号を発生する発生回路とを有するようにした。

【0009】

【作用】請求項1記載の発明においては、伝送前保存用レジスタと伝送後保存用レジスタとを用いて、データスキューを伝送クロック信号の周期の1/3以下に設定したことにより、安価でデータ誤りのない光並列伝送を実現することができる。

【0010】請求項2記載の発明においては、光並列伝送モジュールをm個使用すると低速のモジュールでm倍の信号速度のデータを伝送させることができ、これにより、安価な低速用の光並列伝送モジュールでより一段と高速な信号速度のデータを伝送させることが可能となる。

【0011】請求項3記載の発明においては、m進カウンタとデコーダとの簡易な回路を付加することによって、低速用光並列送信モジュールを高速用光並列送信モジュールとして利用でき、モジュールの低価格化を実現させることが可能となる。

【0012】請求項4記載の発明においては、信号出力回路と信号発生回路とを設けたことにより、安価な低速用の光並列伝送モジュールでより一段と高速な信号速度のデータを伝送させることが可能となる。

【0013】

【実施例】請求項1記載の発明の一実施例を図1及び図2に基づいて説明する。図1は、光並列伝送モジュール1の全体構成を示すものである。本回路は、入力部2と、この入力部2から送られたデータ信号を光信号に変換し送信する光並列送信モジュール部3と、この光並列送信モジュール部3からの前記光信号を光伝送する光伝送部4と、この光伝送部4から送られた光信号を受信し再度データ信号に変換する光並列受信モジュール部5と、この光並列受信モジュール部5からのデータ信号を出力する出力部6とを備えた構成となっている。

【0014】この場合、前記光並列送信モジュール部3内には、伝送前のクロック信号でデータ信号をラッチする伝送前保存用レジスタとしてのレジスタ7a~7nと、電気光変換部8a~8n+1とが設けられている。光伝送部4内には、光伝送媒体9a~9n+1が設けられている。また、前記光並列受信モジュール部5内には、光電気変換部10a~10n+1と、増幅器11a~11n+1と、波形整形部12a~12n+1と、伝送後のクロック信号を反転した信号でデータ信号をラッチする伝送後保存用レジスタとしてのレジスタ13a~13nと、反転器14とが設けられている。また、本実施例では、このような回路において、伝送モジュールの各信号間のデータスキューが伝送するクロック信号の周期の1/3以下となるように設定した。

【0015】また、図2は、本回路における伝送のタイミングチャートを示すものである。この場合、データ信号15とクロック信号16とは、入力部2から送り出される。発光モジュール信号17は、電気光変換部8a~8n+1からの出力信号である。受光モジュール信号18は、波形整形部12a~12n+1からの出力信号である。受光用のクロック信号19は、反転器14からの出力信号である。出力用のデータ信号20は、出力部6からの出力信号である。

【0016】このような構成において、光並列送信モジュール部3では、入力部2からのN個のデータ信号15がレジスタ7a~7nによって、クロック信号16の立上りエッジでラッチされる。このレジスタ7a~7nから出力された信号が電気光変換部8a~8n+1により発光モジュール信号17（光信号）に変換され、光伝送媒体9a~9n+1を介して、光並列受信モジュール部5内に送られる。

【0017】この光並列受信モジュール部5では、光伝送媒体9a~9n+1から送られた発光モジュール信号17は、光電気変換部10a~10n+1により電気信号に変換され、増幅器11a~11n+1で増幅された後、波形整形部12a~12n+1によりデジタル信号化され受光モジュール信号18となり、レジスタ13a~13nによりクロック信号19でラッチされ、出力部6に出力される。

【0018】この場合、ラッチに用いられるクロック信

号19は、光並列送信モジュール部3から出力されるクロック信号16に対応した光伝送媒体9_{n+1}からの発光モジュール信号17を光電気変換部10_{n+1}を通し、その電気出力を増幅器11_{n+1}で増幅し、波形整形部12_{n+1}で波形整形し、この波形整形されたデジタル信号を反転器14により反転している。この時、モジュール全体の信号スキュー量(Tsk)が伝送用クロックの周期Tckの1/3以下であり、

$$Tsk(\text{信号}) + Tsk(\text{クロック}) < Tck \quad \dots$$

(1)

となる。

【0019】従って、このようなことから、クロック信号やデータ部にスキューが発生しても誤りがなくクロックに同期したデータがレジスタ13a~13nから出力されるため、簡易な回路構成でN個のデータ信号とクロック信号とを伝送させることができる。

【0020】次に、請求項2~4記載の発明の一実施例を図3及び図4に基づいて説明する。なお、前述した請求項1記載の発明と同一部分についての説明は省略し、その同一部分については同一符号を用いる。

【0021】N個のデータ信号15をm倍の速度で伝送するには、実際の伝送速度をm倍にすればよい。しかし、光並列伝送路の伝送速度を数倍にするには、素子の動作特性を大幅に改善する必要が生じ、素子等の価格が大幅に増加してしまい、高速化の改善度に比べてコストが急激に上昇してしまう。しかし、N個のデータ信号15をm倍の速度で伝送するためには、使用する光並列伝送モジュールをm個同時に使用した方が、価格の増加は使用するモジュールの個数に比例して増加し、より安価な高速光並列伝送モジュールを得ることができる。

【0022】そこで、本実施例では、光並列送信モジュール部3内に、クロック信号16を分周してm個のクロック信号を発生させ、N個単位のデータ信号をレジスタに順次ラッチさせ、m個のクロック信号とN×m個の光信号とを送信する図示しない送信手段を設けた。また、前記光並列受信モジュール部5内に、前記送信手段より送られたm個のクロック信号とN×m個の光信号とを用いて、N個のデータに対応したクロック信号でデータ信号をレジスタにラッチし、m個のレジスタにラッチされたデータ信号を順次出力する図示しない受信手段を設けた。

【0023】前記送信手段には、m個のクロック信号を発生させるm進カウンタ21と、デコーダ22とが設けられている。この場合、N個の各データ信号に対応するクロック信号でラッチさせて各クロック信号とデータ信号とを光並列信号として出力するようにした。

【0024】前記受信手段には、N個のデータ信号とクロック信号とを受信し、各データ信号に対応するクロック信号でレジスタにラッチしてm個のデータ信号の組みを順次出力する信号出力回路23と、m個のクロック信

号を合成し出力用のクロック信号を発生する信号発生回路24とが設けられている。この場合、前記信号出力回路23には、波形整形回路12a~12nと、バッファ回路25と、レジスタ13とが設けられている。また、前記信号発生回路24には、ゲート信号生成部26と、論理和回路27とが設けられている。

【0025】このような構成において、図4の高速光並列伝送モジュールのタイミングチャートを用いて図3の回路の動作説明を行う。今、高速なデータ信号を低速なデータ信号へ交換するには、m進カウンタ21と、デコーダ22とを用いて、カウンタ信号28からラッチ用のクロック信号29と、伝送用のクロック信号30とを発生させる。伝送用のクロック信号30は、ラッチ用のクロック信号29の(m-1)個後のクロックを利用する。このラッチ用のクロック信号29によりデータ信号15をラッチすることにより、データ信号15の1/mの周波数(m倍の周期)で光信号(発光モジュール信号17)を出力する。

【0026】受信側では、N個単位で受光した受光モジュール信号18をそれに対応する受光用のクロック信号19でラッチするが、この時、各モジュールの波形整形部12a~12nの出力をバッファ回路25を経由して同一のレジスタ13に入力する。この時、バッファ回路25の出力はゲート信号31により制御され、レジスタ13には伝送されたデータがラッチされて出力用のデータ信号20となる。

【0027】また、ゲート信号31は、伝送されたクロックと、それより1クロック分遅いクロックからゲート信号生成部26で生成される。さらに、論理和回路27により伝送されてきたm個のクロックすべての論理和がとられ、出力用のレジスタ13のラッチクロックとして使用されると同時に、出力クロック13として出力される。

【0028】上述したように、光並列伝送モジュールをm個使用することによって低速のモジュールでm倍の信号速度のデータを伝送させることができ、これにより、安価な低速用の光並列伝送モジュールでより一段と高速な信号速度のデータを伝送させることができるようになる。また、m進カウンタ21とデコーダ22との簡易な回路を付加すると共に信号出力回路23と信号発生回路24とを付加することによって、低速用光並列伝送モジュールを高速用光並列伝送モジュールとして利用でき、これによりモジュールの低価格化を実現させることができる。

【0029】これまで述べてきた本発明の光並列伝送モジュールにおいては、デジタル画像信号をある程度高速に機内(数十cm~数m)や機器間(数m~数十m)で伝送可能であり、價格的にも電線による信号伝送装置に對向可能な價格を達成することができる。また、信号の伝送による誤りも、電線による信号伝送装置よりも良い

10

20

30

40

50

伝送モジュールを得ることができる。

【0030】また、並列光伝送路の低価格化のために、アレイ素子を用いて生産（組立て精度と時間）を向上させることができる。特に、低速の光信号伝送用の発光、受光素子がアレイ素子化により安価に作成可能となり、特性のバラツキの少ないモジュールを得ることができる。この低速のモジュールを複数個使用し、低速の光並列伝送モジュールで高速大容量のデータを伝送させることができる。

【0031】

【発明の効果】請求項1記載の発明は、入力部と、この入力部から送られたデータ信号を光信号に変換し送信する光並列送信モジュール部と、この光並列送信モジュール部からの前記光信号を光伝送する光伝送部と、この光伝送部から送られた光信号を受信し再度データ信号に変換する光並列受信モジュール部と、この光並列受信モジュール部からのデータ信号を出力する出力部とを備え、N個のデータ信号と1個のクロック信号とを同時に伝送する光並列伝送モジュールにおいて、前記光並列送信モジュール部内に伝送前のクロック信号でデータ信号をラッチする伝送前保存用レジスタを設け、前記光並列受信モジュール部内に伝送後のクロック信号を反転した信号でデータ信号をラッチする伝送後保存用レジスタを設け、伝送モジュールの各信号間のデータスキューが伝送するクロック信号の周期の1/3以下となるように設定したので、安価でデータ誤りのない光並列伝送を実現することができるものである。

【0032】請求項2記載の発明は、入力部と、この入力部から送られたデータ信号を光信号に変換し送信する複数個の光並列送信モジュール部と、この光並列送信モジュール部からの前記光信号を光伝送する光伝送部と、この光伝送部から送られた光信号を受信し再度データ信号に変換する複数個の光並列受信モジュール部と、この光並列受信モジュール部からのデータ信号を出力する出力部とを備え、N個のデータ信号をm倍の速度で伝送する光並列伝送モジュールにおいて、前記光並列送信モジュール部内にクロック信号を分周してm個のクロック信号を発生させN個単位のデータ信号をレジスタに順次ラッチさせm個のクロック信号とN×m個の光信号とを送信する送信手段を設け、前記光並列受信モジュール部内に前記送信手段より送られたm個のクロック信号とN×m個の光信号とを用いてN個のデータに対応したクロック信号でデータ信号をレジスタにラッチしm個のレジスタにラッチされたデータ信号を順次出力する受信手段を

設けたので、このように光並列伝送モジュールをm個使用することによって低速のモジュールでm倍の信号速度のデータを伝送させることができ、これにより、安価な低速用の光並列伝送モジュールでより一段と高速な信号速度のデータを伝送させることができるものである。

【0033】請求項3記載の発明は、請求項2記載の発明において、送信手段は、m個のクロック信号を発生させるm進カウンタとデコーダとを有し、N個の各データ信号に対応するクロック信号でラッチさせて各クロック信号とデータ信号とを光並列信号として出力するようにしたので、低速用光並列送信モジュールを高速用光並列送信モジュールとして利用できるため、モジュールの低価格化を実現させることができるものである。

【0034】請求項4記載の発明は、請求項2記載の発明において、受信手段は、N個のデータ信号とクロック信号とを受信し、各データ信号に対応するクロック信号でレジスタにラッチしてm個のデータ信号の組みを順次出力する出力回路と、m個のクロック信号を合成し出力用のクロック信号を発生する発生回路とを有するようにしたので、安価な低速用の光並列伝送モジュールでより一段と高速な信号速度のデータを伝送させることができるものである。

【図面の簡単な説明】

【図1】請求項1記載の発明の一実施例である光並列伝送モジュールの構成を示す回路図である。

【図2】各種信号の伝送タイミングを示すタイミングチャートである。

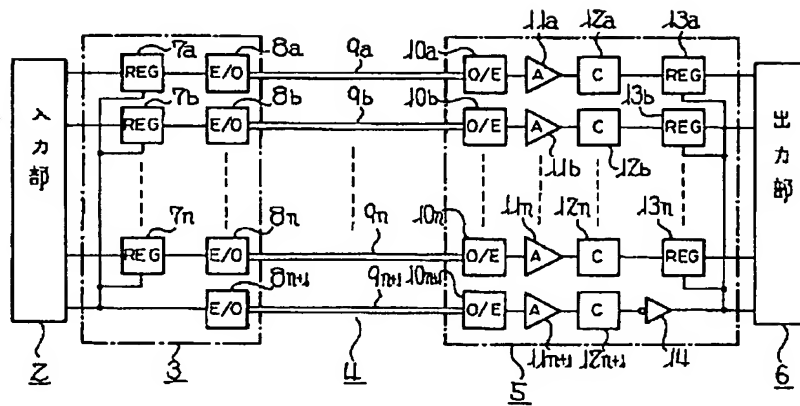
【図3】請求項2～4記載の発明の一実施例である光並列伝送モジュールの構成を示す回路図である。

【図4】各種信号の伝送タイミングを示すタイミングチャートである。

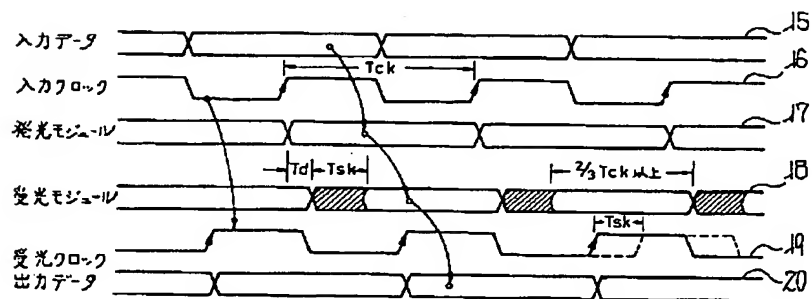
【符号の説明】

2	入力部
3	光並列送信モジュール部
4	光伝送部
5	光並列受信モジュール部
6	出力部
7a～7n	伝送前保存用レジスタ
13a～13n	伝送後保存用レジスタ
21	m進カウンタ
22	デコーダ
23	信号出力回路
24	信号発生回路

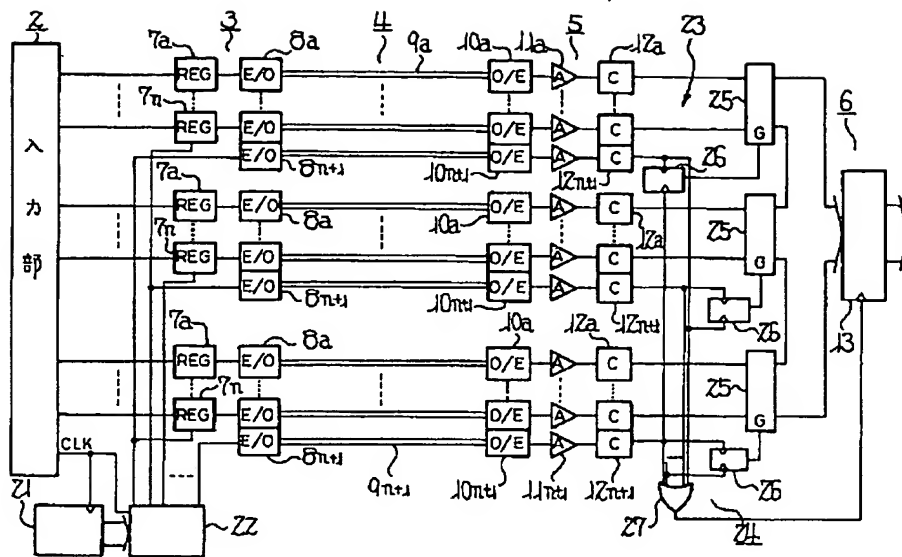
【図1】



【図2】



【図3】



【図4】

